

(54) ELECTROLYTIC COPPER PLATING FOR COMPOUND SEMICONDUCTOR

- (11) 56-158424 (A) (43) 7.12.1981 (19) JP
 (21) Appl. No. 55-62261 (22) 13.5.1980
 (71) ASAHI KASEI KOGYO K.K. (72) RIYOUHEI KOYAMA(2)
 (51) Int. Cl.³. H01L21/288//C25D3/38

PURPOSE: To obtain an electrode having high mechanical strength and superior smooth surface on a compound semiconductor by controlling the current density at the cathode electrode of electrolytic copper plating at $6\sim 15\text{A/dm}^2$.

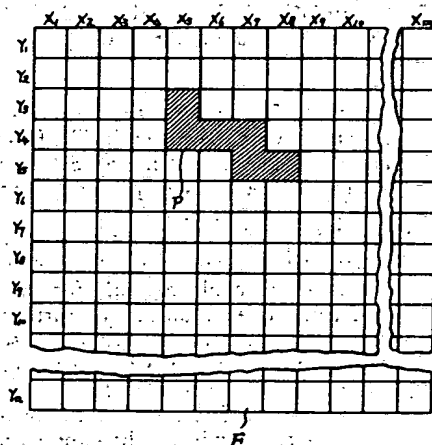
CONSTITUTION: A pyrophosphoric acid copper plating solution is diluted to 1:1 with water and the current density of a cathode electrode is controlled at $6\sim 15\text{A/dm}^2$ at a plating film thickness of $3\mu\text{m}$ or less and successively controlled at 5A/dm^2 or less to the predetermined film thickness. In this way, plating is performed at high cathode current density at the initial stage then the plating is continued at the cathode current density used for the plating for general conductors. As a result, a plating layer having superior adhesive strength and smooth surface can be obtained on a compound semiconductor.

(54) ELECTRON BEAM EXPOSURE

- (11) 56-158425 (A) (43) 7.12.1981 (19) JP
 (21) Appl. No. 55-62645 (22) 12.5.1980
 (71) NIPPON DENSHI K.K. (72) MINORU FUJISAWA(1)
 (51) Int. Cl.³. H01L21/30

PURPOSE: To draw a desired pattern with a desired exposure amount by splitting an exposed region into imaginary elements wherein information is memorized in the corresponding part of the memory to read out the information in line unit and raster scanning is applied to a specified element by a predetermined spot beam by the predetermined number of times.

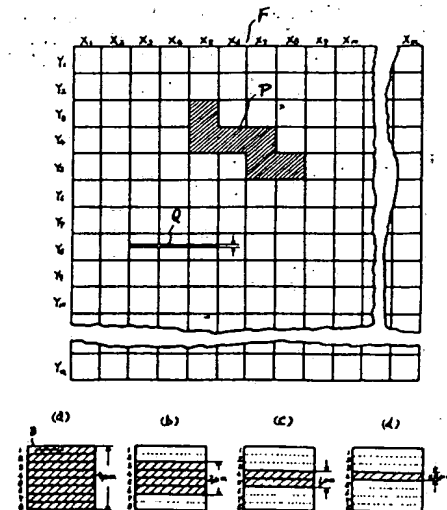
CONSTITUTION: An exposed region F is imaginarily split into the elements of $m \times n$ pieces to memorize a co-ordinate or the like in a memory. If the element is not specified, a beam performs raster scanning in order of the co-ordinate. Blanking is performed except when the element forming a pattern P is scanned. In reading out the information of the element, the information is taken out by line unit, and the information of the element is used N times for each line. The dimension of the beam is decided as $1/N$ of the dimension at a right angle to the scanning direction of one element and raster scanning is digitally conducted N times for the specified element only. The region composing a painting pattern is scanned once or repeatedly in accordance with the desired exposure amount. In this way, a desired pattern can easily be drawn by the desired exposure amount.

**(54) ELECTRON BEAM EXPOSURE**

- (11) 56-158426 (A) (43) 7.12.1981 (19) JP
 (21) Appl. No. 55-62646 (22) 12.5.1980
 (71) NIPPON DENSHI K.K. (72) MINORU FUJISAWA(1)
 (51) Int. Cl.³. H01L21/30

PURPOSE: To draw a linear pattern by splitting an exposed region into an imaginary region to store informations in the corresponding region of a memory wherein raster scanning is applied to a line by a spot beam having $1/N$ of the dimension at a right angle to the beam scanning direction of the element and a specified element is scanned $1 \leq M \leq N$ times by the information of the memory.

CONSTITUTION: The exposed region F of a sample is imaginarily split into $m \times n$ pieces to memorize information such as the co-ordinate or the like of a corresponding region in a memory. If the element is not specified, a beam performs raster scanning in order of the co-ordinate. The beam is blanked except when the element region of a pattern P is specified to scan the element. The information is taken out in line unit and the information is used N times for each line. At that time, the dimension of the beam is decided as $1/N$ of the dimension at a right angle to the scanning direction and raster scanning is digitally conducted N times by $1/N$ for the specified element for each line only. With the element scanned $1 \leq M \leq N$ times in a specific element, a fine linear pattern having an original thickness of M/N can be drawn.



⑨ 日本国特許庁 (JP)
⑩ 公開特許公報 (A)

⑪ 特許出願公開
昭56—158424

⑫ Int. Cl.³
H 01 L 21/288
// C 25 D 3/38

識別記号

庁内整理番号
7638—5F
6575—4K

⑬ 公開 昭和56年(1981)12月7日

発明の数 1
審査請求 未請求

(全 4 頁)

⑭ 化合物半導体に対する電解銅メッキ法

⑮ 特 願 昭55—62261

⑯ 出 願 昭55(1980)5月13日

⑰ 発 明 者 小山亮平

富士市鮫島2番地の1旭化成工
業株式会社内

⑱ 発 明 者 松居雄毅

⑲ 発 明 者 木村武夫

富士市鮫島2番地の1旭化成工
業株式会社内

富士市鮫島2番地の1旭化成工
業株式会社内

⑳ 出 願 人 旭化成工業株式会社

大阪市北区堂島浜1丁目2番6
号

明 細 書

1. 発明の名称

化合物半導体に対する電解銅メッキ法

2. 特許請求の範囲

1. 化合物半導体に対する銅電極形成のための電解銅メッキ法において、該電解銅メッキの陰極電流密度を $6 \sim 15 \text{ A/dm}^2$ とすることを特徴とする電解銅メッキ法

2. 電解銅メッキの陰極電流密度をメッキ膜厚が $\frac{3}{8} \mu\text{m}$ 以下までは $6 \sim 15 \text{ A/dm}^2$ とし、以後所定の膜厚までを 5 A/dm^2 以下とすることを特徴とする特許請求の範囲第1項記載の電解銅メッキ法

3. 組成がピロリン酸銅を主体とするアルカリ性銅メッキ液であるメッキ浴を用いて行うことを特徴とする特許請求の範囲第1項または第2項記載の電解銅メッキ法

3. 発明の詳細な説明

本発明は化合物半導体に対し、機械的強度があり表面平滑性に優れた電極を形成するための、電解銅メッキ法に関するものである。

近年 Ge, Si 半導体とは異なる特徴を持つ半導体として化合物半導体が脚光をあい、実用段階を迎えている。しかし化合物半導体を用いた素子を作る場合、それに必要な電極形成技術は、Si, Ge 半導体で培われた技術を流用するわけにはいかない。なぜなら化合物半導体はこれら N 族半導体とは化学的安定性のみならず、表面安定性も異なり、同じ電極材料を用いても、その付着性はいちじるしく異なるからである。電極に要求される条件の中で、特に機械的強度及び表面平滑性が重要である。機械的強度が不十分であるとフターボンディング時に、リード線の剥離等の原因による断線が頻発し、収率が低下する。そこで電極の機械的強度として 1 kg/mm^2 以上が望まれている。また電極の表面平滑性が低いと、不純物の浸透等により電気特性の劣化を生ずる。表面が平滑で緻密な電極層の形成法の開発が望まれてきた。

従来化合物半導体をベースとする電極を形成する場合、電極となる金属を化合物半導体に蒸着する方法およびメッキによる方法があつた。しかし

ながら蒸着による方法では、電極層の膜厚が2 μm 以上になると、電極層内部の残留応力により、電極が剝離をおこすという欠点がある。しかるに電極層は2 μm 以上ないと、電極層それ自体の剛性がなく、電極層自体が破壊されやすい。結局電極層を薄くすれば電極層自体が弱いし、厚くすると化合物半導体と電極の間から剝離してしまうので、蒸着のみによる方法では所望の電極を得ることはできない。

一方メッキによる方法は上記の欠点が少ないと予想され、数多くの試みがなされてきた。その一つは初めに極く薄い導電層(膜厚1.0 μm 以下)を無電解メッキ法、蒸着法等により形成し、この導電層を電極として電解メッキを行なう方法である。この方法によると、任意の形状で電極として十分な厚み(3~10 μm)の電極を形成することが容易になる。

しかしこの方法においても、通常の導体へのメッキ条件と同一の電流密度で電解メッキを行なうと、得られる電極の基板への付着強度は1 Kg/cm^2

以下になる。また半導体であるため、一般の導体に比べて抵抗が大きいので、メッキ中電流が流れているとメッキ面に電位分布ができ、局所的な電流密度のむらが生じる。その結果メッキ層のむらが生じて、表面平滑性の尺度であるレベリングも、0.65以下と低くなる。ここでレベリングとは、みぞの最深部のメッキ厚さ/(メッキ厚み+みぞの深さ)で定義される値であり、これが1に近いことは表面がより平滑であることを意味する。

本願発明者らは鋭意検討した結果、上記従来技術の欠点を除去することのできる電解メッキ法を見出し、本発明を完成するに至った。即ち本発明の目的は、化合物半導体上に、機械的強度が大きく1 Kg/cm^2 好ましくは1.5 Kg/cm^2 以上の付着強度を持ち、表面平滑性がレベリングで0.7以上の電極を形成できるような電解メッキ方法を提供することである。

以下本発明の電解メッキ法を詳細に説明する。まず化合物半導体の膜または単結晶を用意する。これらは、フィルム、ガラス、フェライト、セラ

ミックス等の基板に付着している形態でもよい。化合物半導体としては、Ⅲ-V族化合物であるInSb, InAs, InP, GaAs, GaP, GaAlAs等、Ⅱ-V族化合物であるCdS, ZnS, ZnO, ZnSe等が発明の対象である。これらはPVD, CVD等種々の方法で形成された物である。

まず無電解メッキ法または蒸着法により薄い導電層を形成するが、その前に上記基板に前処理を施してもよい。導電層の金属としては、Cu, Ag, Au, Ni, Al, Cr, Cd, In, Pd, Sn, Rh等いずれでもよい。より好ましい無電解メッキ法の形態として、フォトリソスト等を用いて電極部以外を覆ってから、無電解メッキを行なう方法がある。蒸着法を用いる場合は、ハードマスクを用いて、電極部を含む領域に導電層を形成するのが好ましい。また半導体表面全体に導電層を形成したのち、エッチング法を用いて不要部分を除去してもよい。

以上の工程により薄い導電層を設けるが、その膜厚は0.03~1 μm 好ましくは0.1~0.5 μm が良く、薄すぎると電解メッキ時に、電極層の質、膜厚と

もむらを生じやすい。また厚すぎるとこの段階で、導電層が剝離をおこす。

次に電解メッキを行う。浴の大きさは大きい程良い。陽極として銅を用いるが、無酸素銅が特に好ましく、陽極形状は板状、つぶ状等いずれでも良い。一般にいわれているかくはんを行いつつ本発明を実施する形態がある。例えば空気かくの場合、空気の流量は0.1~10 $\text{m}^3/\text{m}^2\cdot\text{min}$ の値がとれる。メッキ浴としては電解銅メッキ浴として知られているものが使用でき、硫酸銅浴、シアニ化銅浴、ピロリン酸銅浴いずれでも良いが、そのなかでも特に好ましいのは弱アルカリ性のピロリン酸銅浴である。その理由は、化合物半導体は酸に弱く、酸性の浴の場合にはメッキと同時に溶解が起こるためである。

さて本発明のポイントは陰極電流密度である。陰極電流密度は6~15 A/dm^2 であることが必要であるが8~12 A/dm^2 がより好ましい。通常のメッキ法での電流密度3~5 A/dm^2 では、付着強度がいちじるしく低く、0.6 Kg/cm^2 以下であり、表面状態も非光沢部のみ、もしくは非光沢部と光沢部

が混在するので、光沢部でのレベリングが0.8に達しているにもかかわらず、全体としては0.4以下になつてしまう。詳しい理由はわからないが、陰極電流密度が5 A/dm²以下では均一なメッキは不可能である。逆に陰極電流密度が15 A/dm²以上になると部分的にやけを生じる。やけとはメッキ用剤でかつ色に変質し非常にしろい銅層のことであり、この部分の付着強度はほぼ0 kg/mm²になり、レベリングも0.3以下である。やけが始まるとやけの部分にはもはやメッキはされなくなり、膜厚が他の部分に比べ相対的に薄くなるので、膜厚のばらつきも大きくなる。

電極層として3 μm以上の厚さをメッキする場合でも6~12 A/dm²の陰極電流密度でメッキを行えば従来の方法よりすぐれた付着強度及び表面平滑性を有するメッキ層が得られるが、下記の方法によればさらに優れたメッキ層が得られる。

すなわちメッキ膜厚が3 μm以下までは6~15 A/dm²の陰極電流密度でメッキを行ない、その後所定の膜厚までを5 A/dm²以下でメッキを行なう

以下までは6~15 A/dm²とし、以後所定の膜厚までを5 A/dm²以下とすることで、機械的強度及び表面平滑性の高い電極が形成されることがわかつた。またそのメッキ浴は、ピロリン酸銅メッキ浴が望ましいことがわかつた。

以下に本発明の方法を実施例をもつて詳細に説明するが、本発明の方法は実施例に限定されるものではない。

実施例1（および比較例1）

4 cm × 4 cmの大きさのIn8b膜（蒸着法により形成）を無電解メッキ液（浴は室町化学社製商品名MK400）に浸漬し薄い0.1 μmの銅をつける。次に銅導電層を陰極、無酸素銅板を陽極とし、電解銅メッキ浴〔ハーション村田社製ピロリン酸銅メッキ液（商品名ピロドンコンク）を水で1:1に希釈した溶液〕を用いて、電流密度8 A/dm²になるよう調節して、6 μmまで銅メッキを行つた。なお浴の大きさは2 L、これに空気かくはん（10 ml/d.min）を施した。

その結果光沢のある銅メッキ面が得られた。メ

と、付着強度、表面平滑性ともに向上する。一般にすぐれたメッキ層を形成する方法として、ストライクメッキと呼ばれるメッキを、本メッキに先だつて行う方法がよくとられる。このストライクメッキとは、陰極電流密度を本メッキの陰極電流密度の $\frac{1}{10}$ 程度に設定して行うことにより、被メッキ物の表面を整える効果をねらっている。しかし化合物半導体へのメッキにおいてストライクメッキを採用すると、そのメッキ層の付着強度は、ストライクメッキを使わない場合の $\frac{1}{2}$ 以下になるところが逆に初期に高い陰極電流密度でメッキを行ない、その後一般の導体へのメッキ時に採用される陰極電流密度でメッキを行なうと、付着強度、表面平滑性ともに優れたメッキ層が得られることがわかつた。詳しい理由は明らかではない。なお膜厚を均一にするための補助電極を併用してもよい。

以上の様に化合物半導体に対する銅電極形成のための電解銅メッキ法において、その陰極電流密度を6~15 A/dm²とし、更にはメッキ膜厚が3 μm

メッキ面上に5.0 × 2.5 mmの領域を切り出し、リン青銅のリード線をハンダ付けして引張り試験機（インストロン社製TTBM型万能材料試験機）にかけた。その結果2 kg/mm²の付着強度が得られた。また表面あらさ計（東京精密社製サーフコン3 B 万能表面あらさ計）で表面の凹凸を調べた。その結果レベリングとして0.85という優れた値が得られた。

比較例1として、電流密度を4 A/dm²とし他を上記の条件と同一でメッキを行なつたところ、付着強度として0.6 kg/mm²、レベリングとして0.40という値が得られ、本発明の値と比べて低い値を示した。

実施例2

実施例1と同様の方法で電流密度を種々変えてみた。第1図は電流密度と付着強度及びレベリングの関係を示したものである。これによると電流密度は6~15 A/dm²が好ましいことがわかる。

実施例3

電流密度を膜厚3 μmまで8 A/dm²、以後膜厚6

μm まで 3 A/dm^2 とした以外は実施例 1 と同一の条件でメッキを行つた。得られたメッキ層の付着強度は 2.2 Kg/mm^2 、レベリングは 0.9 という優れた値が得られた。

実施例 4

実施例 1 で使用したものと同様の InSb 膜にフォトレジスト (ネガ型レジスト、イーストマンコダック社製 KF752) を用いて電極パターンを施した物をメッキした。その場合全電流値は、レジストに覆われていない部分の面積に電流密度をかけた値とした。電流密度は 10 A/dm^2 とした。他の条件は実施例 1 と同様である。

得られたメッキ面のレベリングは 0.83 であつた。

実施例 5

$4 \text{ cm} \times 4 \text{ cm}$ の大きさの GaAs 膜を用い、電流密度を 9 A/dm^2 とした外は実施例 1 と同じ条件で電極を形成したところ、得られたメッキ層の付着強度は、 1.6 Kg/mm^2 、表面のレベリングは 0.80 であつた。

グ値をえた。

(硫酸銅メッキ浴組成)

CuSO_4 120 g/L

H_2SO_4 10 g/L

HCl 0.02 ~ 0.04 g/L

光沢剤 { テオ尿酸 0.001 g/L

デキストリン 0.001 g/L

4. 図面の簡単な説明

第 1 図は実施例 2 における、電流密度と付着強度およびレベリングの関係を示したものである。

実施例 6

電解メッキ前に設ける導電層として、電子ビーム蒸着法による膜厚 $0.3 \mu\text{m}$ の Ni 層を用い、電流密度を 8.5 A/dm^2 とした以外は実施例 1 と同一条件で電極を形成した。得られたメッキ層の付着強度は 1.7 Kg/mm^2 、表面のレベリングは 0.82 であつた。

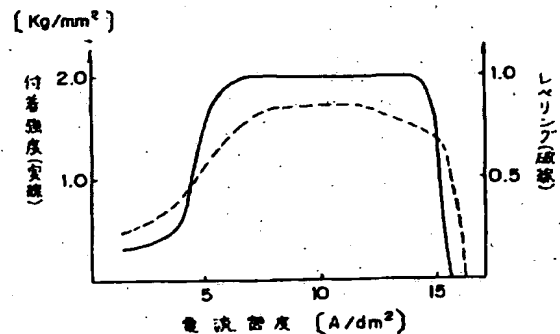
実施例 7 (および比較例 2)

InSb 薄膜 ($3 \text{ cm} \times 3 \text{ cm}$ 、厚み 1.5μ 、フエライト板上) に実施例 1 と同様に無電解銅メッキを施した。次いで銅導電層を陰極、銅板を陽極とし、下記組成の硫酸銅メッキ浴を用いて、陰極電流密度 6 A/dm^2 で $3.0 \mu\text{m}$ まで銅メッキを行つた。次いで膜厚 $4.0 \mu\text{m}$ まで 2 A/dm^2 でメッキを行つた。

実施例 1 と同様のメッキ面の試験を行つた所、 1.5 Kg/mm^2 の付着強度、0.8 のレベリング値をえた。

比較例 2 として、陰極電流密度を 3 A/dm^2 (一般に使用されている値) としてメッキを行つた所 0.3 Kg/mm^2 の低い付着強度、0.3 の低いレベリン

第 1 図



特許出願人 旭化成工業株式会社